

DRIVING CURRENT VALUE ADJUSTING CIRCUIT FOR ORGANIC EL DRIVING CIRCUIT, ORGANIC EL DRIVING CIRCUIT AND ORGANIC EL DISPLAY DEVICE USING THE CIRCUIT

Publication number: JP2004054234 (A)

Publication date: 2004-02-19

Inventor(s): ABE SHINICHI +

Applicant(s): ROHM CO LTD +

Classification:

- international: G09G3/20; G09G3/30; H01L51/50; H05B33/14;
G09G3/20; G09G3/30; H01L51/50; H05B33/14;
(IPC1-7): G09G3/20; G09G3/30; H05B33/14

- European:

Application number: JP20030135399 20030514

Priority number(s): JP20030135399 20030514; JP20020153501
20020528

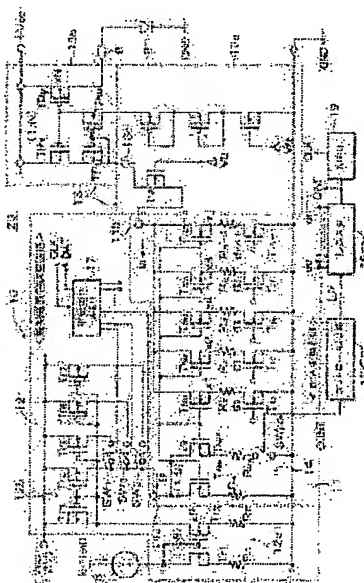
Also published as:

JP3647443 (B2)

Abstract of JP 2004054234 (A)

PROBLEM TO BE SOLVED: To provide a driving current value adjusting circuit for an organic EL driving circuit, by which brightness variations in a display screen among apparatus such as a portable telephone or a PHS is reduced and production efficiency is improved. ;

SOLUTION: A switching circuit receives data from a nonvolatile memory, to which data are written, and conducts ON/OFF operations and then, driving currents of terminal pins are respectively adjusted in accordance with the data. Therefore, the brightness variations is reduced by writing the data, which are required for the luminance adjustment to correct luminance dispersion or luminance irregularity, into the memory. ; COPYRIGHT: (C)2004,JPO



Data supplied from the *espacenet* database — Worldwide

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-54234

(P2004-54234A)

(43) 公開日 平成16年2月19日(2004.2.19)

(51) Int. Cl.⁷

F I

テーマコード (参考)

G09G 3/30

G09G 3/30

K

3K007

G09G 3/20

G09G 3/20

623B

5C080

H05B 33/14

G09G 3/20

623F

G09G 3/20

623H

G09G 3/20

631K

審査請求 有 請求項の数 15 O L (全 13 頁) 最終頁に続く

(21) 出願番号 特願2003-135399 (P2003-135399)

(22) 出願日 平成15年5月14日 (2003.5.14)

(31) 優先権主張番号 特願2002-153501 (P2002-153501)

(32) 優先日 平成14年5月28日 (2002.5.28)

(33) 優先権主張国 日本国 (JP)

(71) 出願人 000116024

ローム株式会社

京都府京都市右京区西院溝崎町21番地

(74) 代理人 100079555

弁理士 梶山 信是

(74) 代理人 100079957

弁理士 山本 富士男

(72) 発明者 阿部 真一

京都市右京区西院溝崎町21番地 ローム株式会社内

Fターム (参考) 3K007 AB17 AB18 BA06 DB03 GA04

5C080 AA06 BB05 DD03 DD05 DD28

EE28 FF09 GG12 JJ02 JJ03

KK47

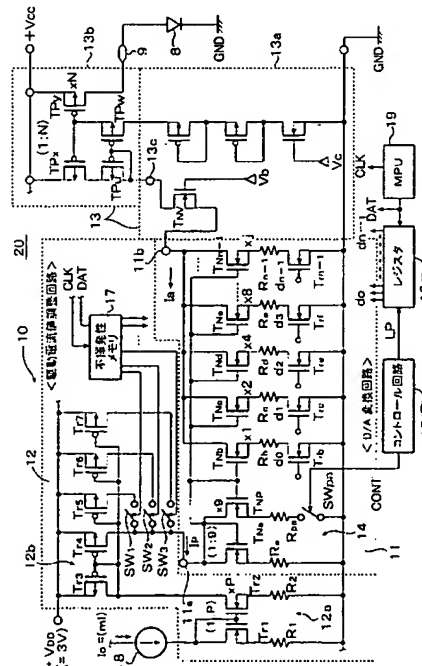
(54) 【発明の名称】 有機EL駆動回路の駆動電流値調整回路、有機EL駆動回路およびこれを用いる有機EL表示装置

(57) 【要約】

【課題】携帯電話機、PHS等の装置ごとの表示画面の輝度はばらつきあるいは輝度むらを低減でき、製造効率を向上させることができる有機EL駆動回路の駆動電流値調整回路を提供することにある。

【解決手段】この発明は、データの書き込みが可能な不揮発性メモリからスイッチ回路がデータを受けてON/OFFすること、このデータに応じて各端子ピンの駆動電流をそれぞれに調整することができる。そこで、輝度はばらつきあるいは輝度むらを補正するための輝度調整に必要なデータを不揮発性メモリに対して書き込み、輝度はばらつきあるいは輝度むらを低減できる。

【選択図】 図1



【特許請求の範囲】

【請求項1】

有機EL表示パネルの端子ピン駆動電流の駆動電流値を調整する有機EL駆動回路の駆動電流値調整回路において、

メモリに記憶されたデータを受けてON/OFFするスイッチ回路と、

前記有機EL表示パネルの端子ピンに対応して設けられこの端子ピンを駆動するための電流あるいはその基礎となる電流を受けて、受けたこの電流の電流値と前記スイッチ回路のON/OFFとに応じて所定の電流値の電流を生成する電流値生成回路とを備え、前記メモリは、前記データが書込まれる不揮発性メモリあるいはある不揮発性メモリの前記データが書込まれる揮発性メモリであり、前記駆動電流値を前記所定の電流値の電流に応じて調整することを特徴とする有機EL駆動回路の駆動電流値調整回路。

10

【請求項2】

さらに、前記端子ピン駆動電流を発生する出力段電流源を有し、前記電流値生成回路は、前記出力段電流源を駆動するドライブ段に設けられた第1のカレントミラー回路を有し、この第1のカレントミラー回路は、入力側駆動トランジスタ1個に対してこれにカレントミラー接続された第1および第2の出力側トランジスタを有し、この第2の出力側トランジスタは、前記スイッチ回路を介して前記第1の出力側トランジスタに並列に接続され、前記第1の出力側トランジスタの出力に前記所定の電流値を発生する請求項1記載の有機EL駆動回路の駆動電流値調整回路。

【請求項3】

20

前記第2の出力側トランジスタと前記スイッチ回路とからなる直列回路が前記第1の出力側トランジスタに複数個並列に接続され、前記不揮発性メモリは、前記有機EL表示パネルの複数の端子ピンに対応する複数のステージを持つシフトレジスタ複数で構成され、前記複数のステージが前記直列回路の前記複数のスイッチ回路にそれぞれ対応し、前記複数のステージのそれぞれの出力が自己に対応するそれぞれのスイッチ回路に供給される請求項2記載の有機EL駆動回路の駆動電流値調整回路。

【請求項4】

前記第2の出力側トランジスタと前記スイッチ回路とからなる直列回路が前記第1の出力側トランジスタに複数個並列に接続され、前記メモリは、この駆動電流値調整回路の外部にある不揮発性メモリから前記データが転送されて書込まれる揮発性メモリであり、前記不揮発性メモリにはフロセッサあるいはコントローラを介して前記データが書込まれ、前記揮発性メモリは、前記有機EL表示パネルの複数の端子ピンに対応する複数のステージを持つシフトレジスタ複数で構成され、前記複数のステージが前記直列回路の前記複数のスイッチ回路にそれぞれ対応し、前記複数のステージのそれぞれの出力が自己に対応するそれぞれのスイッチ回路に供給される請求項2記載の有機EL駆動回路の駆動電流値調整回路。

30

【請求項5】

前記メモリは、この駆動電流値調整回路の外部にある不揮発性メモリから前記データが転送されて書込まれる揮発性メモリである請求項1記載の有機EL駆動回路の駆動電流値調整回路。

40

【請求項6】

請求項1から5項のいずれかの項記載の駆動電流値調整回路を有する有機EL駆動回路。

【請求項7】

さらに、前記ドライブ段として表示データを受けてある出力段電流源あるいは前記出力段電流源を駆動する駆動電流を発生するD/A変換回路を有し、このD/A変換回路が第2のカレントミラー回路で構成され、前記所定の電流値の電流は、このD/A変換回路の前記第2カレントミラー回路の入力側トランジスタを駆動する電流とされる請求項6記載の有機EL駆動回路。

【請求項8】

さらに、前記第2のカレントミラー回路の入力側トランジスタが複数個パラレルに設けら

50

れ、これらの複数の入力側トランジスタの少なくとも1つに前記所定の電流値の電流が流されることで前記D/A変換回路の出力に前記ピン駆動駆動電流がピーク電流を生じる電流が発生し、前記複数の入力側トランジスタの少なくとも他の1つに前記所定の電流値の電流が分流されることで前記D/A変換回路の出力に前記ピン駆動駆動電流が定常状態の駆動電流になる電流が発生する請求項7記載の有機EL駆動回路。

【請求項9】

有機EL表示パネルと、

この有機EL表示パネルの端子ピンを電流駆動する出力段と、

この出力段の前記端子ピンに対する駆動電流値を調整する有機EL駆動回路の駆動電流値調整回路とを有し、

10

前記電流値調整回路がメモリに記憶されたデータを受けてON/OFFするスイッチ回路と、前記有機EL表示パネルの端子ピンに対応して設けられこの端子ピンを駆動するための電流あるいはその基礎となる電流を受けて、受けたこの電流の電流値と前記スイッチ回路のON/OFFとに応じて所定の電流値の電流を生成する電流値生成回路とを備え、前記メモリは、前記データが書込まれる不揮発性メモリあるいはある不揮発性メモリの前記データが書込まれる揮発性メモリであり、前記駆動電流値を前記所定の電流値の電流に応じて調整することとを特徴とする有機EL表示装置。

【請求項10】

さらに、前記端子ピン駆動電流が発生する出力段電流源を有し、前記電流値生成回路は、前記出力段電流源を駆動するドライブ段に設けられた第1のカレントミラー回路を有し、この第1のカレントミラー回路は、入力側駆動トランジスタ1個に対してこれにカレントミラー接続された第1および第2の出力側トランジスタを有し、この第2の出力側トランジスタは、前記スイッチ回路を介して前記第1の出力側トランジスタに並列に接続され、前記第1の出力側トランジスタの出力に前記所定の電流値が発生する請求項9記載の有機EL表示装置。

20

【請求項11】

前記第2の出力側トランジスタと前記スイッチ回路とからなる直列回路が前記第1の出力側トランジスタに複数個並列に接続され、前記不揮発性メモリは、前記有機EL表示パネルの複数の端子ピンに対応する複数のステージを持つシフトレジスタ複数で構成され、前記複数のステージが前記直列回路の前記複数のスイッチ回路にそれぞれ対応し、前記複数のステージのそれぞれの出力が自己に対応するそれぞれのスイッチ回路に供給される請求項10記載の有機EL表示装置。

30

【請求項12】

前記第2の出力側トランジスタと前記スイッチ回路とからなる直列回路が前記第1の出力側トランジスタに複数個並列に接続され、前記メモリは、この駆動電流値調整回路の外部にある不揮発性メモリから前記データが転送されて書込まれる揮発性メモリであり、前記不揮発性メモリにはフロッペッサあるいはコントローラを介して前記データが書込まれ、前記揮発性メモリは、前記有機EL表示パネルの複数の端子ピンに対応する複数のステージを持つシフトレジスタ複数で構成され、前記複数のステージが前記直列回路の前記複数のスイッチ回路にそれぞれ対応し、前記複数のステージのそれぞれの出力が自己に対応するそれぞれのスイッチ回路に供給される請求項10記載の有機EL表示装置。

40

【請求項13】

さらに、前記ドライブ段として表示データを受けて前記出力段電流源を駆動する駆動電流が発生するD/A変換回路を有し、このD/A変換回路が第2のカレントミラー回路で構成され、前記所定の電流値の電流は、このD/A変換回路の前記第2カレントミラー回路の入力側トランジスタを駆動する電流とされる請求項10記載の有機EL表示装置。

【請求項14】

さらに、前記第2のカレントミラー回路の入力側トランジスタが複数個パラレルに設けられ、これらの複数の入力側トランジスタの少なくとも1つに前記所定の電流値の電流が流されることで前記D/A変換回路の出力にピーク電流が発生し、前記複数の入力側トラン

50

ジスタの少なくとも他の１つに前記所定の電流値の電流が分流されることと前記Ｄ／Ａ変換回路の出力に前記ピン駆動駆動電流が定常状態の駆動電流になる電流が発生する請求項１３記載の有機ＥＬ表示装置。

【請求項１５】

前記メモリは、この駆動電流値調整回路の外部にある不揮発性メモリから前記データが転送されて書込まれる揮発性メモリである請求項９記載の有機ＥＬ表示装置。

【発明の詳細な説明】

【０００１】

【発明の属する技術分野】

この発明は、有機ＥＬ駆動回路の駆動電流値調整回路、有機ＥＬ駆動回路およびこれを用いる有機ＥＬ表示装置に関し、詳しくは、携帯電話機、ＰＨＳ等の装置ごとの表示画面の輝度はらつきあるいは輝度むらを低減でき、製造効率を向上させることができ、特に、高輝度カラー表示に適した有機ＥＬ表示装置に関する。

【０００２】

【従来の技術】

有機ＥＬ表示装置は、自発光による高輝度表示が可能であることから、小画面での表示に適し、携帯電話機、ＰＨＳ、ＤＶＤプレーヤ、ＰＤＡ（携帯端末装置）等に搭載される次世代表示装置として現在注目されている。この有機ＥＬ表示装置には、液晶表示装置のように電圧駆動を行うと、輝度はらつきが大きくなり、かつ、Ｒ（赤）、Ｇ（緑）、Ｂ（青）に感度差があることから制御が難しくなる問題点がある。

そこで、最近では、電流駆動のドライバを用いた有機ＥＬ表示装置が提案されている。例えば、特開平１０－１１２８９１号などでは、電流駆動により輝度はらつきの問題を解決する技術が記載されている。

【０００３】

携帯電話機、ＰＨＳ用の有機ＥＬ表示装置の有機ＥＬ表示パネルでは、カラムラインの数が３９６個（１３２×３）の端子ピン、ローラインが１６２個の端子ピンを持つものが提案され、カラムライン、ローラインの端子ピンはこれ以上に増加する傾向にある。

このような有機ＥＬ表示パネルの電流駆動回路の出力段は、アクティブマトリックス型でも単純マトリックス型のものでも端子ピン対応に電流源の駆動回路、例えば、カレントミラー回路による出力回路が設けられている。そのドライバ段は、例えば、特願２００２－８２６６２号（特願２００１－８６９６７号と特願２００１－３９６２１９号の国内優先出願、対応ＵＳ出願１０、１０２、６７１号）のように端子ピン対応に多数の出力側トランジスタを有するパラレル駆動のカレントミラー回路（基準電流分配回路）を有して、入力段となるその手前の基準電流発生回路から基準電流を受けて端子ピン対応に多数のミラー電流を発生することとで基準電流を端子ピン対応に分配して出力回路を駆動する。あるいは端子ピン対応に分配されたこのミラー電流をさらにｋ倍（ｋは２以上の整数）の電流に増幅して出力回路を駆動する。そして、そのｋ倍電流増幅回路には、端子ピン対応にＤ／Ａ変換回路を設けたこの出願人の特願２００２－３３７１９号の出願がある。これは、カラム側の端子ピン対応にＤ／Ａ変換回路が表示データを受けてこの表示データを端子ピン対応にＡ／Ｄ変換してカラム方向の駆動電流を同時に生成する。

【０００４】

ところで、有機ＥＬ表示装置では、カラム側（陽極側）の１ラインが電流吐出し側となり、ロー側（陰極走査側）が電流吸い込み側（シンク側）となって、ロー側の走査に依りてカラム側の電流駆動回路からの電流が有機ＥＬ素子（以下ＥＬ素子）の陽極側に出力される。そのため、カラム側（ＥＬ素子の陽極側）の駆動電流が表示輝度に直接影響する。そこで、前記の特願２００２－８２６６２号においては、基準電流発生回路の基準電流をレーザトリミングの駆動電流調整回路を用いて製造工程において、駆動電流を調整している。

図４は、そのカラムライン電流駆動回路のドライバ段を中心とするブロック図である。２０は、カラムライン電流駆動回路である。このカラムライン電流駆動回路２０は、基準電

10

20

30

40

50

流反転回路21、レーザトリミングの駆動電流値調整回路22、駆動電流生成回路（前記の駆動電流分配回路）23、 k 倍駆動電流生成回路82、 N 倍出力のカレントミラー出力回路83とからなる。なお、91は、前段に設けられた4ビットD/Aコンバータであり、D1～D4がそのデータ入力端子である。

【0005】

ここで、1個のカラムドライバICにおいて、駆動電流生成回路（駆動電流分配回路）23は、端子ピン対応に基準電流を分配するものであって、1個の入力側トランジスタ Q_a と n 個（ $n \geq 30$ ）の出力側トランジスタ Q_n とがカレントミラー接続されていて、各トランジスタ Q_n に対応して設けられた n 個の k 倍駆動電流生成回路82にトランジスタ Q_n のそれぞれの出力電流が転送される。それぞれの駆動電流値は、 n 個の k 倍駆動電流生成回路82と n 個の N 倍出力のカレントミラー出力回路83を経て $k \times N$ 倍に増幅されてそれぞれカラムラインの n 個の各出力端子ピン84（カラムラインの端子ピン）に出力される。なお、特願2002-82662号では、1個の入力側トランジスタ Q_a は、 n 個（ $n \geq 30$ ）の出力側トランジスタ Q_n の中央部分に配置されている。

n 個の各 k 倍駆動電流生成回路82は、スイッチングコントローラ92により制御されて、有機EL素子を駆動するためのピーク電流の発生、表示データの設定等がなされる。なお、図中、4は、電圧15Vの電源であり、+VDDは、電圧3Vの電源ラインであって、7は、その電源、92は、スイッチングコントロール回路、そして5は、コントローラである。

【0006】

また、トランジスタ Q_1 とトランジスタ Q_2 と、トランジスタ Q_3 と Q_4 、 Q_5 、そしてトランジスタ Q_6 とトランジスタ Q_7 とは、それぞれカレントミラー回路を構成する入力側と出力側のトランジスタである。

トランジスタ Q_6 とトランジスタ Q_7 のエミッタ側には、それぞれ抵抗 $R_b1 \sim R_bn$ と抵抗 $R_c1 \sim R_cn$ の直列回路が設けられている。 $H_b1 \sim H_bn$ 、 $H_c1 \sim H_cn$ は、それぞれこれら抵抗に並列に接続されたレーザトリミング用のヒューズであって、IC製造工程でこれらヒューズが選択的に遮断される。このことで駆動電流値調整回路22で生成される駆動電流 mI （トランジスタ Q_7 のコレクタ出力電流）が調整される。

【0007】

【発明が解決しようとする課題】

このような駆動電流調整回路22により入力側トランジスタ1個に対して多数（ n 個）の出力側トランジスタを有するカレントミラー回路で構成される駆動電流分配回路23の入力側トランジスタの駆動電流を調整する。これにより、各出力トランジスタの駆動電流を調整して製品ごとの輝度ばらつきを抑えている。

特に、特願2002-82662号では、1個の入力側トランジスタを n 個の出力トランジスタに対して中央に配置することで、製品ごとの輝度ばらつきに加えて、各製品のR、G、B間の輝度の相違を調整して製品ごとの輝度むらを抑えている。

しかし、1対 n のカレントミラー回路の n の数が多くなると、その出力側トランジスタの位置、特に、中央位置と両端の位置とにおける出力電流の差が大きくなり、それが k 倍駆動電流生成回路82、 N 倍出力のカレントミラー出力回路84等を経て増幅されるので、最終出力段では端子ピン駆動電流が端子ピンの位置に応じて大きな差となって現れてくる。この差が輝度のばらつきあるいは輝度むらを生じ、それが問題となる。

【0008】

このような出力端子ピンの位置に応じた輝度の差を低減するために、各出力端子ピン対応に駆動電流調整回路を設けて個別に調整することが考えられるが、そのようにすると、製品出荷のテスト段階でレーザトリミングにより調整する箇所が非常に多くなり、製品製造のスループットが低下する。しかも、回路規模も大きくなるを得ない。

この発明の目的は、このような従来技術の問題点を解決するものであって、携帯電話機、PHS等の装置ごとの表示画面の輝度ばらつきあるいは輝度むらを低減でき、製造効率を向上させることができる有機EL駆動回路の駆動電流値調整回路を提供することにある。

この発明の他の目的は、表示画面の輝度ばらつきあるいは輝度むらを低減でき、製造効率を向上させることができる有機EL駆動回路および有機EL表示装置を提供することにある。

【0009】

【課題を解決するための手段】

このような目的を達成するためのこの発明の特徴は、有機EL表示パネルの端子ピン駆動電流の駆動電流値を調整する有機EL駆動回路の駆動電流値調整回路において、

メモリに記憶されたデータを受けてON/OFFするスイッチ回路と、前記有機EL表示パネルの端子ピンに対応して設けられこの端子ピンを駆動するための電流あるいはその基礎となる電流を受けて、受けたこの電流の電流値と前記スイッチ回路のON/OFFとに応じて所定の電流値の電流を生成する電流値生成回路とを備え、前記のメモリが、前記データが書込まれる不揮発性メモリあるいはある不揮発性メモリの前記データが書込まれる揮発性メモリであり、前記駆動電流値を前記所定の電流値の電流に応じて調整するものである。

10

【0010】

このように、この発明にあっては、データの書込みが可能な不揮発性メモリから供給されるデータに従ってスイッチ回路がON/OFFすることで、このデータに応じて各端子ピンの駆動電流をそれぞれに調整することができる。そこで、輝度ばらつきあるいは輝度むらを補正するための輝度調整に必要なデータを不揮発性メモリに対して書込めば、輝度ばらつきあるいは輝度むらを低減できる。

20

例えば、製品出荷のテスト段階で駆動電流を調整する箇所が端子ピン数に対応して非常に多くなっている、製品として組み立てられた装置の表示画面の輝度ばらつき、輝度むらに応じて所定のデータを不揮発性メモリに書込み、それを記憶するだけで製品出荷のテスト段階で簡単に輝度調整をすることができる。

その結果、製品製造のスループットを向上させることができ、携帯電話機、PHS等の装置ごとの表示画面の輝度ばらつきあるいは輝度むらを低減でき、製造効率を上げることができる。

【0011】

【実施例】

図1において、20は、有機EL駆動回路のカラムドライバであって、各端子ピンに対応して設けられる、図4のk倍駆動電流生成回路82とn個のN倍出力のカレントミラー出力回路83に対応する回路ブロックである。

30

10は、図4のk倍駆動電流生成回路82にD/A変換回路を設けた回路に相当するものであって、そのときどきの表示データ対応する駆動電流を生成する。11は、そのD/A変換回路、12は駆動電流値調整回路、13はカレントミラー電流出力回路、14はビーク電流生成回路、15はコントロール回路、16はレジスタ、17は不揮発性メモリ、そして、18は、定電流源である。この定電流源18は、図4の駆動電流分配回路23における各端子ピン対応に設けられたトランジスタ Q_n の出力電流（電流値 $I_O = mI$ ）を定電流源として表したものである。

D/A変換回路11は、Nチャネルの入力側トランジスタ T_{Na} とこの入力側トランジスタ T_{Na} に並列に接続されたカレントミラーのNチャネルの入力側トランジスタ T_{NP} を有している。そして、Nチャネルの出力側トランジスタ $T_{Nb} \sim T_{Nn-1}$ がこれら入力側トランジスタ T_{Na} とトランジスタ T_{NP} に対してカレントミラー接続されている。

40

【0012】

トランジスタ T_{Na} とトランジスタ T_{NP} は、チャネル幅（ゲート幅）の比が1:9に設定されていて、トランジスタ T_{Na} のソースは、抵抗 R_a を介してグラウンドGNDに接続され、トランジスタ T_{NP} のソースは、抵抗 R_{Pa} 、スイッチ回路 SWP_a を介してグラウンドGNDに接続されている。

なお、前記のチャネル幅（ゲート幅）の比1:9は、同一形状のMOS1個に対してペア性のよいMOS9個をパラレルに接続して構成してもよい。

50

2個の入力側トランジスタ $T_{N\alpha}$ と入力側トランジスタ T_{NP} は、入力端子 11α に接続されて、この入力端子 11α を介して駆動電流値調整回路12から調整された電流値 I_P の電流を受ける。

【0013】

駆動電流値調整回路12は、定電流源18から電流値 $I_O (=mI)$ の電流を受けて、自己の端子ピンに対応する調整した電流値 I_P の駆動電流をD/A変換回路11の入力端子 11α に加え、その入力側カレントミラートランジスタ $T_{N\alpha}$ に送出する。入力側トランジスタ $T_{N\alpha}$ はこの電流 I_P が駆動電流として流れ、スイッチ回路 $SW\alpha$ がOFFとなっている初期には、D/A変換回路11の出力端子 $11b$ に表示データに応じた出力電流 I_α としてピーク電流 I_{Pa} が発生する。また、この後、スイッチ回路 $SW\alpha$ がONとなると、入力側のトランジスタ $T_{N\alpha}$ と T_{NP} とにこの駆動電流 I_P が分流して流れる。このときには、D/A変換回路11の出力端子 $11b$ には表示データに応じた出力電流 I_α として定常状態の駆動電流 $I_{Pa}/10$ が発生し、ピーク電流 I_{Pa} の $1/10$ の電流が流れる。

10

抵抗 $R_b \sim R_{n-1}$ は、出力側トランジスタ $T_{Nb} \sim T_{Nn-1}$ のソースとトランジスタ $T_{rb} \sim T_{rn-1}$ のドレインとの間に挿入された抵抗である。これによりD/A変換回路11の電流ベアリング精度を向上させることができる。

なお、トランジスタ $T_{rb} \sim T_{rn-1}$ のゲートは、 j ビットの表示データが入力される入力端子 $d_0 \sim d_{n-1}$ に接続され、レジスタ16から表示データを受ける。トランジスタ $T_{rb} \sim T_{rn-1}$ のソースはグランドGNDに接続されている。

20

【0014】

カレントミラー電流出力回路13は、図4のカレントミラー電流出力回路83に対応する回路であって、駆動レベルシフト回路13aと出力段カレントミラー回路13bとからなる。

さて、前記の駆動電流値調整回路12は、NチャネルのMOSトランジスタ T_{r1} 、 T_{r2} からなるカレントミラー駆動回路12aと、これにより駆動されるPチャネルのトランジスタ $T_{r3} \sim T_{r7}$ からなるカレントミラー調整回路12bと、不揮発性メモリ17とから構成されている。

カレントミラー駆動回路12aは、その入力側トランジスタ T_{r1} が定電流源18にそのドレインが接続されていて、定電流源18から電流値 $I_O (=mI)$ の電流を受ける。このトランジスタのソース側は、抵抗 R_1 を介してグランドGNDに接続されている。カレントミラー駆動回路12aの出力側トランジスタ T_{r2} は、チャネル幅（ゲート幅）の比がトランジスタ T_{r1} に対して P 倍（ P は2以上の整数）に設定されていて、そのドレイン側がカレントミラー調整回路12bの入力側トランジスタ T_{r3} のドレインに接続され、そのソース側が抵抗 R_2 を介してグランドGNDに接続されている。

30

これにより、出力側トランジスタ T_{r2} には、 $P \times I_O$ の電流が流れ、この電流でトランジスタ T_{r3} が駆動される。その結果、出力側トランジスタ T_{r4} からは、 $P \times I_O$ のミラー電流が出力される。

【0015】

ここで、カレントミラー接続のトランジスタ $T_{r3} \sim T_{r7}$ は、ソース側が電源ライン+VDDに接続され、出力側トランジスタ T_{r4} は、ドレイン側がD/A変換回路11の入力端子 11α に接続されている。また、出力側トランジスタ $T_{r5} \sim T_{r7}$ は、それぞれのドレインがトランジスタ T_{r4} のドレインにそれぞれスイッチ回路 $SW1 \sim SW3$ を介して接続されて、トランジスタ T_{r4} に対してそれぞれがパラレル接続される。これらトランジスタ $T_{r5} \sim T_{r7}$ は、出力側トランジスタ T_{r4} から出力される $P \times I_O$ のミラー電流値を補正する電流値補正回路となっている。

40

例えば、6ビットの階調においてその1LSB（分解能）により表現するD/A変換回路11の出力側の電流値は、 $1\mu A$ 以下の電流精度が要求される。このような要求に応えるためには、例えば、トランジスタ T_{r3} に対してトランジスタ $T_{r5} \sim T_{r7}$ のチャネル幅（ゲート幅）の比は、 $1/10$ 、 $1/20$ 、 $1/40$ になるように設定される。

50

【0016】

そこで、3つのスイッチ回路SW1～SW3を選択的にONすること、あるいは全てをONすること、 $P \times I_O$ の電流値に $P \times I_O / 10$ 、 $P \times I_O / 20$ 、 $P \times I_O / 40$ の組み合わせ分の電流を付加してD/A変換回路11の駆動電流を加算調整することができる。ここで調整された駆動電流が増幅されて、端子ピンを駆動する電流としてD/A変換回路11を経てカレントミラー電流出力回路13から出力されるので、端子ピン駆動電流値がこの駆動電流値調整回路12により調整可能になる。なお、加算調整であるので、調整前の電流値 $P \times I_O$ を駆動電流値のばらつきの下限あるいはその近傍（例えば3σ値）に設定しておく。このこと、端子ピン対応に出力される駆動電流値を揃える調整ができる。

10

ここでは、3つのスイッチ回路SW1～SW3のON/OFFの選択は、不揮発性メモリ17の所定の領域に記憶された3ビットのデータに従って行われる。例えば、3ビットのデータが“010”のときには、ビット“1”に対応するスイッチ回路SW2がONになり、ビット“0”に対応する位置のスイッチ回路SW1、SW3がOFFとなる。

この不揮発性メモリ17に記憶されるデータは、MPU19から設定される。なお、不揮発性メモリ17は、 $3 \times n$ ビット（ただし、 n は、1個のドライバICのカラムラインの総端子ピン数）か、これ以上の記憶容量のものであって、3ビットごとの各領域がそれぞれの端子ピンに対応して割り当てられている。

【0017】

そこで、MPU19は、各端子ピン対応に輝度調整する3ビットのデータを生成して、合計 $3 \times n$ ビットを不揮発性メモリ17に記憶する。この $3n$ ビットのデータは、MPU19からデータDATとしてクロックCLKとともに不揮発性メモリ17に供給される。このこと、水平走査方向の画素対応に輝度調整ができる。

20

なお、各端子ピン対応の3ビットのデータは、表示された画面の輝度を測定して各端子ピンの垂直走査方向の画素の平均値として生成され、合計 $3n$ ビットのデータDATが生成される。このとき、輝度調整が不要な端子ピンの3ビットのデータは“000”である。そこで、各端子ピン対応の3ビットのデータは、実際には輝度調整すべき端子ピンについて3ビットのデータを生成すればよい。ここで、垂直走査ライン数を m とすれば、不揮発性メモリ15の容量を $3 \times n \times m$ ビットとして、1画面分の輝度むら補正データを不揮発性メモリ15に記憶しておき、垂直走査に対応してそれらを読み出せばマトリックス状に配置されたすべてのピクセル回路4の輝度に対応して輝度むらを解消することもできる。これは、図2に点線で示すようにロー側走査回路7により垂直走査に依りて不揮発性メモリ15のアドレスを更新しながらアクセスして垂直走査位置に対応した輝度補正データをその都度不揮発性メモリ15から読出して輝度むら補正する駆動電流を生成するものである。

30

【0018】

このような輝度調整は、製品が組み立てられた状態で製品の表示画面を観察して目視により輝度の異なるところの画素について前記のデータDATを生成していくことでも表示画面の輝度調整は可能である。生成されたこの $3n$ ビットのデータ入力と書込みは、製品出荷のテスト段階でMPU19を介して行えばよい。これにより表示画面の輝度むらおよび製品ごとの輝度ばらつきの調整ができる。ここで、不揮発性メモリ17としては、FRAM、MRAM、EEPROM等を用いることができる。また、前記は、スイッチ回路SW1～SW3が3個の場合を例にしているが、スイッチ回路は1個であってもよい。あるいは3個以上であってもよい。したがって、輝度調整するためのデータのビット数は、1ビット以上であればよい。

40

【0019】

次に、カレントミラー電流出力回路13について説明する。

駆動レベルシフト回路13aは、D/A変換回路11の出力を出力段カレントミラー回路13bに伝達するための回路であって、NチャネルのMOSFETトランジスタNVからなる。そのゲートはバイアスラインVbに接続され、ソース側がD/A変換回路11の

50

出力端子 11b に接続されている。そしてドレイン側が出力段カレントミラー回路 13b の入力端子 13c に接続されている。

これにより D/A 変換回路 11 の表示データに応じた出力電流 I_{α} に対して入力端子 13c に駆動電流 I_{α} を発生することができる。

出力段カレントミラー回路 13b は、Pチャネル MOSFET トランジスタ TPu、TPw と、出力段カレントミラー回路を構成する Pチャネル MOSFET トランジスタ TPx、TPy とを有している。出力段カレントミラー回路 13b のトランジスタ TPx とトランジスタ TPy のゲート幅比は 1 : N であり、これらトランジスタのソースは、電源ライン + VDD ではなく、これより高い電圧、例えば、+15V 程度の電源ライン + Vcc に接続され、出力側トランジスタ TPy は、カラム側の端子ビン 9 に接続され、駆動時には $N \times I_{\alpha}$ の駆動電流を流して端子ビン 9 を駆動する。この端子ビン 9 とグランド GND との間には、有機 EL 素子 8 が接続されている。なお、図中の Vc もバイアスラインである。

10

【0020】

ここで、入力側トランジスタ TNP と抵抗 RPa、スイッチ回路 SWPa とは、ピーク電流生成回路 14 を構成して、スイッチ回路 SWPa は、駆動初期の一定期間セ P だけコントロール回路 15 からコントロール信号 CONT を受けけることなく、OFF にされ、一定期間セ P 後に CONT を受けて ON になる。

駆動開始時点では、スイッチ回路 SWPa がコントロール回路 15 からコントロール信号 CONT を受けていないので、入力側トランジスタ TNa に電流 IP が流れて、 $d_0 \sim d_{n-1}$ の各入力端子に設定されたデータに対応する倍数、例えば M の電流値 $M \times IP$ ($= IP_{\alpha}$) が生成されて D/A 変換回路 11 の出力端子 11b にピーク電流 $I_{\alpha} = M \times IP$ を発生する。そして、ピーク電流発生期間セ P だけずれてコントロール信号 CONT が発生してスイッチ回路 SWPa が ON になると、入力側トランジスタ TNa に流れる電流が入力側トランジスタ TNP に分流されて、これらトランジスタのゲート幅比 1 : 9 に従って入力側トランジスタ TNa に $IP / 10$ が流れ、入力側トランジスタ TNP に $9 \times IP / 10$ の電流が流れる。その結果、出力端子 11b にピーク電流値 IP_{α} の $1 / 10$ の電流が発生する。

20

なお、ピークの期間セ P は、容量性負荷となる特性を持つ有機 EL 素子 4 がピーク電流で初期充電されればよいので、必ずしもピークの開始時点が駆動開始と一致していなくてもよい。

30

【0021】

図 2 は、不揮発性メモリ 17 をシフトレジスタ構成とした具体例の説明図である。

171 は、3 個並列に設けられた n 段のシフトレジスタである。このシフトレジスタ 171 は、データをラッチする不揮発性ラッチのフリップフロップ 17a、フリップフロップ 17b、フリップフロップ 17n を n 個の端子ビン 9 の数に対応して n 段数従属接続して構成され、各フリップフロップ 17a ~ 17n は、それぞれ 3 個 (3 ビット) パラレルに配置した不揮発性メモリである。

$3 \times n$ ビットの輝度調整のためのデータ DAT (輝度調整のトリミングデータ) は、フリップフロップ 17a から 3 ビットパラレルでビットシリアルに入力されて MPU 19 からのクロック CLK に応じて各段にシフトされ、フリップフロップ 17a ~ 17n にそれぞれ輝度調整データとして記憶される。

40

各段の 3 個のフリップフロップの反転側出力 * Q (図面では Q オーバー) は、3 個パラレルのインバータ 170 を介して各端子ビンに対応する駆動電流値調整回路 12 のスイッチ回路 SW1 ~ SW3 に出力されて、各端子ビンに対応にこれらスイッチ回路を選択的に ON/OFF する。これにより各端子ビンの輝度を調整して製品ごとの輝度ばらつきを低減しあるいは表示画面の輝度むらを低減する輝度調整をする。

【0022】

図 3 は、不揮発性メモリ 17 を揮発性メモリとした具体例の説明図である。

図 3 のシフトレジスタ 172 は、3 個パラレルに配置した n 段のシフトレジスタであるが

50

、フリップフロップ172a、フリップフロップ172b、フリップフロップ172nは、データをラッチする揮発性ラッチのメモリである。

フリップフロップ172aに入力される、トリミングデータDAT（輝度調整データ）は、MPU19ではなく、コントロール回路15からビットシリアルで3ビットパラレルに出力される。同時に、フリップフロップ172a～172nは、コントロール回路15からのクロックCLKを受けてこれに応じて輝度調整データを記憶する。

この場合のトリミングデータDATは、コントロール回路15に設けられた不揮発性メモリ15aに記憶されることになる。そして、MPU19が電源スイッチSWがONされたときに、制御信号Sを発生してコントロール回路15にクロックCLKとトリミングデータDATを発生させてトリミングデータDATをシフトレジスタ172に書込む。

10

【0023】

なお、不揮発性メモリ15aに記憶されるトリミングデータDAT（輝度調整データ）は、外部からキーボード等を介してMPU19に入力されたデータに応じてMPU19から書込まれる。

この場合、図2と同様にコントロール回路15は、MPU19であってもよい。また、輝度調整データを記憶する揮発性メモリは、このようなシフトレジスタに限定されるものではなく、RAM等の揮発性メモリであってもよい。

ところで、有機EL表示装置では、前記したように、ロー側の走査に応じてカラム側の電流駆動回路から電流が出力される。したがって、図1の有機EL素子8は、端子ピン9とグランドGNDとの間に接続されているが、実際には、有機EL素子8は、ローライン走査回路を介してグランドGNDに接続される。

20

【0024】

以上説明してきたが、前記したようにスイッチ回路SW1～SW3は、複数であっても、また、1個であってもよいので、明細書および特許請求の範囲におけるスイッチ回路をON／OFFするためのデータは、1ビットだけの場合も含まれる。

実施例では、駆動電流値調整回路12を設けているので、従来のレーサトリミングの駆動電流値調整回路22を設けなくてもよいが、レーサトリミングの駆動電流値調整回路22は、端子ピン対応の駆動電流ではなく、基準電流を全体的に調整するものとして設けることができる。また、レーサトリミングの駆動電流値調整回路が別に設けられていてもこの発明では差し支えない。この発明の端子ピン対応の輝度調整は、R、G、Bの全体的な輝度調整も併せ持っているもので、R、G、Bを含めた全体的な基準電流調整回路とこの発明の基準電流調整回路とが重複して設けられていても問題はない。もちろん、駆動電流値調整回路12でだけでR、G、Bに対応する輝度調整と、さらに全体的な輝度調整とをできるようにしてもよい。

30

【0025】

また、駆動電流値調整回路12の位置は、基準電流を発生する基準電流発生回路（入力段あるいは初段）と有機ELパネルの端子ピンを電流駆動する出力段までの間において、各出力端子ピン対応の駆動電流が流れる箇所であれば、どの位置に配置されてもよい。また、表示データを受けるD/A変換回路も同様であって、入力段（あるいは初段）と出力段の間に配置されていけばよい。

40

また、この電流駆動回路は、白黒表示のものでよいので、R、G、Bそれぞれに対応して設けられていなくてもよい。

なお、実施例では、MOSFETトランジスタを主体として構成しているが、バイポーラトランジスタを主体としても構成してもよいことはもちろんである。また、実施例のNチャンネル型トランジスタ（あるいはnpn型）は、Pチャンネル型（あるいはpn型）トランジスタに、Pチャンネル型トランジスタは、Nチャンネル（あるいはnpn型）トランジスタに置き換えることができる。

【0026】

【発明の効果】

以上説明してきたように、この発明にあっては、データの書込みが可能な不揮発性メモリ

50

から供給されるデータに従ってスイッチ回路をON/OFFすることで、各端子ピンの駆動電流をそれぞれに調整するようにしているので、製品出荷のテスト段階で駆動電流を調整する箇所がピン数に対応して非常に多くなっているも、データを不揮発性メモリに書き込み、記憶するだけで簡単に輝度調整をすることができ、製品製造のスループットを向上させることができる。

その結果、携帯電話機、PHS等の装置ごとの表示画面の輝度ばらつきを低減でき、製造効率を上げることができる。

【図面の簡単な説明】

【図1】図1は、この発明の有機EL駆動回路を適用した一実施例のカラムドライバを中心とするブロック図である。

10

【図2】図2は、不揮発性メモリをシフトレジスタ構成とした具体例の説明図である。

【図3】図3は、図2の不揮発性メモリを揮発性メモリのシフトレジスタ構成とした具体例の説明図である。

【図4】図4は、この発明の先行技術のカラムライン電流駆動回路のドライブ段を中心とするブロック図である。

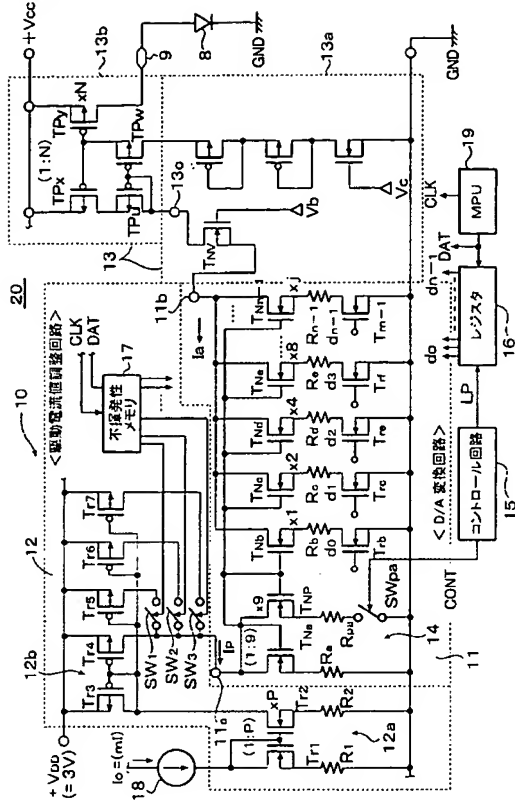
【符号の説明】

- 4. 7 電源、5. 15 コントローラ、
- 8 有機EL素子、10 カラムドライバ、
- 11 D/A変換回路、11a 入力端子、11b 出力端子、
- 9 ピン、13a 駆動レベルシフト回路、
- 12 駆動電流値調整回路、12a, 12b, 22 カレントミラー回路、
- 13b 出力段カレントミラー回路、
- 14 ビーク電流生成回路、
- 15 コントロール回路、16 レジスタ、
- 17 不揮発性メモリ、17a~17n フリップフロップ、
- 18 定電流源（カレントミラー電流出力回路）、
- 19 インバータ、20 カラムライン電流駆動回路、
- 21 基準電流反転回路、
- 22 レーサトリミングの駆動電流値調整回路、
- 23 駆動電流生成回路、82 k倍駆動電流生成回路、
- 84 N倍出力のカレントミラー出力回路、
- T_r1~T_r7, T_Pa~T_Pn-1, T_Na~T_Nn-1 トランジスタ。

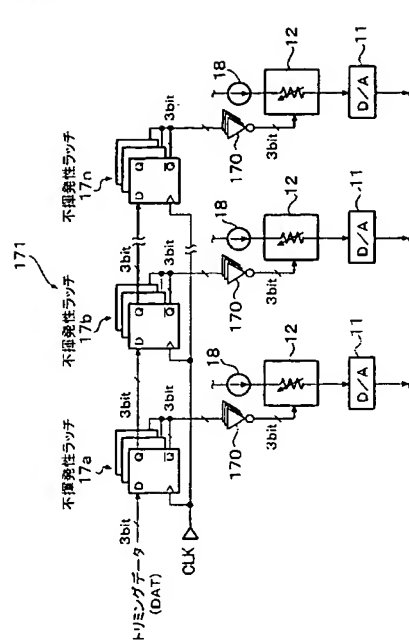
20

30

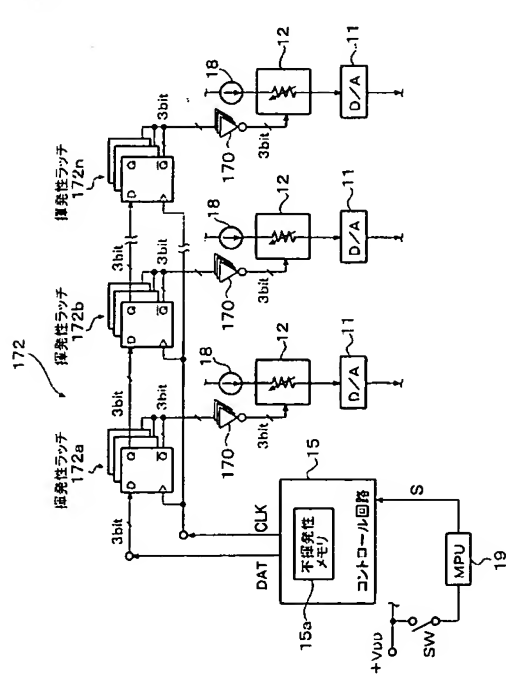
【図 1】



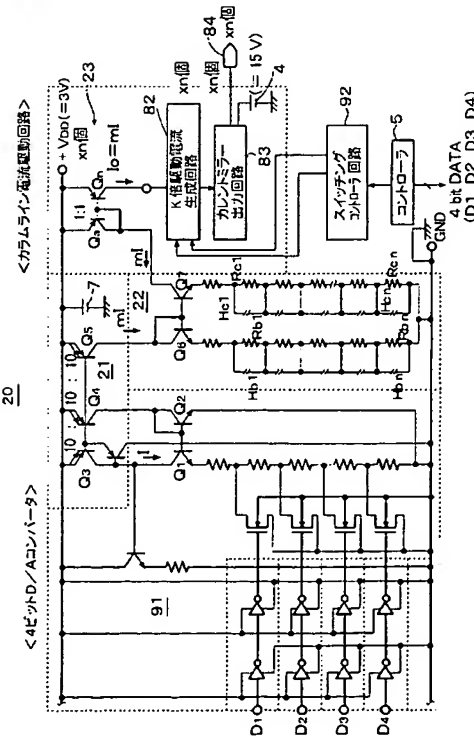
【図 2】



【図 3】



【図 4】



フロントページの続き

(51)Int. Cl.⁷

F I

テーマコード (参考)

G 0 9 G	3/20	6 3 1 V
G 0 9 G	3/20	6 4 1 D
G 0 9 G	3/20	6 4 2 A
H 0 5 B	33/14	A